

EP 27391 (12)

**XP-002283709****AN - 1997-010019 [01]****AP - KR19920005242 19920330****CPY - GLDS****DC - T01 W03 W05****FS - EPI****IC - H04Q9/00****IN - IM B****MC - T01-J08A T01-J08C W03-G05A1A W05-D04****PA - (GLDS ) GOLDSTAR CO LTD****PN - KR9504420 B1 19950428 DW199701 H04Q9/00 001pp****PR - KR19920005242 19920330****XIC - H04Q-009/00**

**AB - KR9504420** The control code learning remote control receiver has a CPU for processing an input control code into a memory region, and for learning-controlling when the same control code is subsequently inputted. A ROM memorises a controlling process, and a RAM functions as a control data memory. An infrared input section amplifies and waveform corrects the input infrared signal. A demodulator examines the wavelength of an envelope of the waveform corrected signal.

- An interrupt generator creates an interrupt for the waveform corrected signal. A timer reads a level high and low time for the bit information. A carrier counter counts the number of carriers of the bit information desired by the interrupt. A code memory reads and memorises a learned control code corresponding to the operation. There is a switch input section for input commands such as learning or output, a control code, a display and a display drive section, together with a clock generator.

- USE - Remote controlling.(Dwg.1/1)

**IW - CONTROL CODE LEARNING REMOTE CONTROL RECEIVE OPERATE METHOD CPU ASSOCIATE ROM RAM INFRARED PROCESS WAVEFORM CORRECT**

**IKW - CONTROL CODE LEARNING REMOTE CONTROL RECEIVE OPERATE METHOD CPU ASSOCIATE ROM RAM INFRARED PROCESS WAVEFORM CORRECT**

**INW - IM B****NC - 001****OPD - 1992-03-30****ORD - 1995-04-28****PAW - (GLDS ) GOLDSTAR CO LTD**

**TI - Control code learning remote control receiver and operational method - has CPU with associated ROM and RAM together with infrared processing and waveform correction**

대한민국특허청(KR)

Int. Cl.  
H 04 Q 9/00

특 허 공 보(B<sub>1</sub>)

제 3957 호

공고일자 1995. 4. 28

공고번호 95-4420

출원일자 1992. 3. 30

출원번호 92-5242

심사관 김 병 우

발 명 자 임 병 진 경상북도 선산군 고아면 이례리 럭키아파트 306호.

출 원 인 주식회사 금성사 대표이사 이 현 조

서울특별시 영등포구 여의도동 20번지

대리인 변리사 남 사 준·최 영 복

(전 8 면)

제어코드 학습 원격제어 수신기와 학습 및 제어방법

도면의 간단한 설명

- 제 1 도는 종래의 학습기능 내장 원격제어 송신기를 사용하는 원격제어장치의 구성도.
- 제 2 도는 종래의 학습기능 내장 원격제어 송신기의 블록구성도.
- 제 3 도는 본 발명의 제어코드 학습 원격제어 수신기의 블록구성도.
- 제 4 도는 본 발명의 수신기에서 적외선 입력부의 상세회로도.
- 제 5 도는 본 발명의 수신기에서 적외선 수신과 신호처리 관제의 타이밍도.
- 제 6 도의 (가)는 본 발명에서 기본비트 정보의 메모리 구조도, (나)는 본 발명에서 연속 입력비트 정보에 대한 메모리 구조도.
- 제 7 도의 (가)는 본 발명의 수신기 학습과정의 플로우차트, (나)는 본 발명의 수신기 제어과정의 플로우차트.
- 제 8 도는 본 발명에 의한 원격제어 시스템 구성도.

\* 도면의 주요 부분에 대한 부호의 설명

2: CPU, 3: ROM, 4: RAM, 5: 적외선 입력부, 6: 복조부, 7: 인터럽트 발생부, 8: 타이머, 9: 캐리어 카운터, 10: 코드기억부, 11: 스위치 입력부, 12: 제어동작부, 13: 표시부, 14: 표시구동부, 15: 클럭발생부.

발명의 상세한 설명

본 발명은 제어코드 및 제어코드 형식이 약속되어 송신기와 수신기들이 일대일 대응되는 원격제어장치들의 집합에서 수신기측에서 제어코드를 학습하는 수단을 구비하여 임의의 원격제어 송신기에서 발생하는 제어코드를 수신기가 학습하고 학습정보를 기억하여 차후 인가되는 제어명령에 대응하는 기기제어 동작을 수행할 수 있도록 한 제어코드 학습 원격제어 수신기와 수신기에서의 제어코드 학습 및 그 제어방법에 관한 것이다.

종래에 제 1 도에서와 같이 다수의 범용 송신기(RT1 내지 RTn)와 수신기(RV1 내지 RVn)가 일대일 대응되는 원격제어장치들의 집합에서 여러개의 원격제어 송신기를 사용하는 불편함을 개선하고자 학습기능 내장 원격제어 송신기(1)를 사용한다.

특허공고 95-4420

이 학습송신기(1)는 제2도를 참조하면, 송신기 제어용 CPU(1A)와, 제어과정이 저장된 ROM(1B)과, 데이터 메모리로서의 RAM(1C), 학습과 코드출력 등의 명령입력을 위한 스위치 입력부(1D)와, 제어코드를 출력하는 적외선신호 출력부(1E)와, 적외선 신호가 입력되어 해독되는 적외선신호 입력부(1F)와, 입력되어 인식된 제어코드 정보가 기록되는 학습코드 기억부(1G)와, 동작상태 표시를 위한 표시부(1H) 및 표시구동부(1I)와, 동작에 필요한 제반 클럭신호들을 공급하는 클럭발생부(1J)로 구성되어 제어코드의 학습과 송신을 수행하게 된다.

즉, 일대일 범용송신기(RT1)의 제어코드를 학습하기 위해 사용자가 스위치 입력부(1D)를 조작하여 학습 모드를 설정하면 CPU(1A)는 학습코드 기억부(1G)에 코드 기억영역을 설정(할당)하고 적외선신호 입력부(1F)로 입력된 코드의 해석과 학습을 수행한다.

적외선신호 입력부(1F)에 수신된 적외선 신호는 전기신호로 변환되어 증폭, 파형정형, 포락선 검파 처리된다.

포락선 신호는 제어코드의 비트단위 정보가 해독되는 기준신호가 되어 이 신호기간 동안의 캐리어수와 신호기간(하이 또는 로우레벨시간)이 해독되고, 연속하여 입력되는 일정한 숫자의 비트들의 반복되는 집합들을 제어코드값으로 약속된 코드형태로 변환시켜 기억부(1G)에 기억시킨다.

이와같은 일련의 동작을 수행하면서 표시구동부(1I)를 통해 표시부(1H)에 동작상태를 표시한다. 이후의 제어동작은 상기 스위치 입력부(1D)를 통해 입력된 동작명령에 대응하여 기억부(1G)에 학습기억된 정보가 해독되므로써 제어코드 학습시와 동일한 제어형식으로 제어코드를 적외선신호 출력부(1E)로 출력하는 해당 기능제어를 수행하게 된다.

그러나 이와같은 종래의 원격제어장치에 의하면 학습송신기가 스스로 제어코드를 출력하지 못하고 임의의 범용송신기에서 발생하는 제어코드를 학습하여 기억해야만 그 제어코드를 출력하게 되는 불편함이 있고, 임의의 원격제어 송,수신기간에 일대일 대응되게 정해진 제어코드값이나 제어코드 송신형식에 제약이 수반되며, 각각의 범용송신기에 구비되는 동작스위치 수량에 해당되는 수량의 스위치를 학습송신기측에 구비해야 되므로 제작상 작업성을 저하시키게 되고, 스위치 수량에 대응하는 대응량의 메모리가 요구되며, 다수의 스위치 구성에 의한 사용자의 혼란을 초래하게 되는 등의 문제점이 있었다.

본 발명은 제어코드 학습수단을 원격제어 수신기에 구비하고 임의의 송신기에서 발생하는 특정 제어코드를 수신기의 제어동작에 직접 대응되게 학습하여 기록시켜 동일 제어코드 입력시 학습된 제어코드와 일치하면 해당 기능제어를 수행토록하므로써 제어코드값이나 코드 송신형식에 제한받지 않고, 송신기의 개수 및 조작상의 단순, 간소화가 가능하며 이에 따른 사용상의 편리함을 기할 수 있도록한 제어코드 학습 원격제어 수신기와 학습 및 제어방법을 제공함을 본 발명의 목적으로 하며, 이하 제3도 내지 제8도를 참조하여 본 발명 수신기의 구성과 그에 의한 제어코드 학습 및 제어동작을 설명하면 다음과 같다.

먼저, 제3도를 참조하면 본 발명의 제어코드 학습 원격제어 수신기는 입력된 제어코드를 제어하고자 하는 동작기능에 해당되는 기억영역에 기억시켜 기억된 제어코드와 동일한 제어코드 입력시 해당기능이 수행되게 학습제어를 수행하는 CPU(2)와, 상기 학습 제어과정이 저장되는 ROM(3) 및 제어데이터 메모리로서의 RAM(4)과, 입력된 적외선 신호를 증폭 및 파형 보정하는 적외선 입력부(5)와, 파형보정된 신호에서 포락선을 검파하는 복조부(6)와, 복조된 포락선 신호에서 인터럽트를 발생하여 비트정보를 해독하게 되는 인터럽트 발생부(7)와, 포락선 신호에 의하여 비트정보의 레벨하이 및 로우시간을 해독하는 타이머(8)와, 인터럽트에 의하여 정의된 비트정보의 캐리어수를 카운트하는 캐리어 카운터(9)와, 학습된 제어코드가 해당 동작기능에 대응되어 저장 및 해독되는 코드기억부(10)와, 학습과 코드출력 등의 명령입력을 위한 스위치

특허공고 95-4420

입력부(11)와, 제어코드 일치시 해당기능을 수행시키는 제어동작부(12)와, 동작상태 표시를 위한 표시부(13) 및 표시구동부(14)와, 동작에 필요한 제반 클럭들을 공급하는 클럭발생부(15)로 구성되며, 이와같이 구성된 본 발명 수신기에 의한 학습 및 제어동작은 다음과 같다.

사용자가 스위치 입력부(11)를 조작하여 학습모드를 설정하며, 범용송신기에서 발생된 제어코드(적외선 신호)는 적외선 입력부(5)로 수신되어 증폭 및 파형 정형된다.

즉, 적외선 입력부(5)는 제 4도들 참조하면 포토다이오드(D0)에 수신된 적외선 신호가 전기신호로 변환되어 포토다이오드(D0)의 애노우드(P1)에는 제 5도의 (가)와 같은 파형의 신호가 유기되고, 이 신호는 큰 커패시터(C1)를 거쳐 직류성분이 저지된 후 트랜지스터(Q1)로 증폭되고 저항(R6)(R7) 및 커패시터(C2)의 대역 통과필터를 통해 잡음성분이 제거되며 트랜지스터(Q1)의 스위칭 증폭동작에 따라 파형정형 및 증폭되어 출력단(OUT)에서는 제 6도의 (나)와 같이 증폭 및 보정된 신호(38KHz의 캐리어로 펄스 위치변조된 신호)가 출력된다.

이 신호는 복조부(6)와 캐리어 카운터(9)로 입력되는데, 복조부(6)는 입력신호의 포락선 검파를 수행하여 제 5도의 (다)와 같이 포락선 검파된 신호를 출력하고 이 검파신호는 인터럽트 발생부(7)에 공급된다.

인터럽트 발생부(7)는 검파신호의 라이징엣지 또는 폴링엣지에서 제 5도의 (마)와 같이 인터럽트를 발생하게 되며 이 인터럽트 신호는 비트정보를 해독하기 위한 신호로 타이머(8)에 제공된다.

즉, 타이머(8)는 검파신호의 라이징 엣지에서 다음 라이징 엣지까지 또는 폴링엣지에서 다음 폴링엣지까지를 제어코드의 기본단위인 비트(bit)로 정의할 때 제 5도의 (다) 및 (라)에서와 같이 검파신호의 레벨 하 이시간과 레벨 로우시간을 해독한다.

그리고 캐리어 카운터(9)는 1비트 기간내의 캐리어수(n)를 카운트한다.

이와같이 해독된 1비트의 레벨하이시간, 레벨로우시간, 캐리어수는 1비트의 구성요소가 되며 이 비트정보들은 CPU(2)에 제공되고 CPU(2)는 입력된 비트정보들을 코드기억부(10)의 기억영역에 할당하여 기록시킨다.

이로써 연속하여 다수의 비트(bit0, bit1, ..., bit7, ...)가 입력되면 제 6도의 (가)에 도시된 바와같이 코드기억부(10)에 8개의 기억영역(어드레스: 000부터 111)을 할당하고, 비트(bit0 내지 bit7)의 기본정보인 캐리어수와 레벨하이시간 및 레벨로우시간을 기록한다.

이때 연속하여 입력된 비트의 기본정보와 기존에 입력된 제어코드의 기본정보를 비교하여 상이한 경우에는 신규비트로서 등록시키고 등록된 영역의 어드레스를 제 6도의 (나)와 같은 구조로 어드레스 기억영역에 연속하여 기록한다.

이와같은 어드레스의 모음을 이용하여 반복되는 비트패턴을 찾고 반복패턴이 시작되는 어드레스를 시작비트의 어드레스로, 반복패턴이 종료되는 어드레스를 마지막 비트의 어드레스로 인식한다. 인식된 8개의 기본비트(bit0 내지 bit7)정보의 기억내용(캐리어수, 레벨하이시간, 레벨로우시간)과, 반복패턴이 시작되는 어드레스로부터 종료되는 어드레스 사이의 어드레스들을 사용자가 정의한 원격제어 기능에 해당되는 기억영역에 기록하므로써 제어코드의 학습이 이루어진 것이다. 여기서 기억정보들은 최소 3바이트 이상되는 기본비트 정보들의 배열을 압축된 형태로 기억시켜 기억용량의 한계를 극복하며, 8개 이상의 기본비트 정보 기억영역이 요구되며 2진수 4비트 이상의 어드레스를 확보하여 기억영역을 할당한다.

이와같이 기록된 정보들은 원격제어 동작을 수행할 때 입력된 기본비트 정보와 반복패턴의 주소를 비교하여 해당기능의 실행여부를 결정짓게 된다.

제 7도의 (가)는 상기한 제어코드 학습과정을 나타낸 플로우차트이다.

특허공고 95-4420

즉, 스위치 입력부(11)를 해독하여 학습명령이면 코드기억부(10)에 제7도와 같은 기억영역을 설정하고 캐리어수, 레벨하이시간, 레벨로우시간 등의 비트정보를 해독한다.

이와같이 입력된 제어코드 신호의 비트정보들을 해독하여 순차적으로 등록하는데 이때 신규비트 정보인가의 여부를 판단하여 신규비트이면 해당정보와 함께 등록하고 등록 어드레스를 기록하며, 이미 입력된 비트 정보이면 등록된 어드레스만 기록한다.

그리고 일정시간이상 제어코드가 입력되지 않으면 학습모드를 해제하고, 기록된 비트의 어드레스들로부터 반복패턴을 인식할 수 있는 수( $n$ : 설정값) 이상 비트정보가 입력되면 시작 및 종료비트로부터 연속패턴을 인식하여 비트정보와 그 어드레스들의 반복패턴 모음을 코드기억부(10)에 설정한 기억영역에 기록한 후 학습모드를 해제한다.

이후에 사용자가 스위치 입력부(11)를 조작하여 동작모드로 설정하며, 동작모드에서는 제7도의 (나)에서와 같이 제어코드가 입력되면 입력된 제어코드 정보와 학습기억된 정보들을 순차적으로 비교하여 서로 일치하는 제어코드가 존재하면 그 제어코드에 해당되는 제어동작을 실시하고 일치하는 제어코드가 존재하지 않으면 제어동작을 수행하지 않고 종료한다.

제8도는 상기한 본 발명의 제어코드 학습 원격제어 수신기(RCV1 내지 RCVn)를 적용한 원격제어 시스템을 나타낸 것으로 범용수신기(RV1)에만 일대일 대응되는 범용송신기(RT1)를 사용하여 제어코드 학습 원격제어 수신기(RCV1 내지 RCVn)를 원격제어하는 것이다.

이 경우에 원격제어 수신기(RCV1 내지 RCVn)는 범용송신기(RT1)에서 출력하는 제어코드들 상기한 바와같이 학습시켜 사용자가 원하는 동작기능에 해당되는 기억영역에 기록하여 사용하는데, 이때 1제어코드에 의하여 다수의 학습수신기(RCV1 내지 RCVn)가 동시에 동작하는 예러가 발생할 우려가 있으므로, 학습코드 기억부(10)의 코드 기억영역에 학습수신기 선택코드 기록영역을 할당하고, 또한 1개 이상의 다른 학습수신기 선택코드 기록영역을 할당하여 상기 제어코드 학습시 수신기 선택코드 및 다른 수신기 선택코드를 함께 기록한다.

그리고 제어동작 실행시에는 수신기 선택코드 기억영역에 기록된 제어코드와 입력된 제어코드를 비교 검색하여 동일한 경우에만 제어코드 수신동작을 실행하고, 상이한 경우 즉, 다른 수신기의 선택코드와 동일한 제어코드가 입력되면 제어코드 수신동작을 실행 중지시키므로서 학습 수신기들의 동작예러를 방지한다.

상기한 일련의 동작과정에 수반되는 수신기 동작상태는 표시구동부(14)를 통해 표시부(13)에 표시되어 사용자가 기기동작 상태들 인지할 수 있도록 한다.

이상에서 설명한 바와같이 본 발명에 의하면 다수의 각각 다른 원격제어장치들을 제어하는 시스템, 방송국 등에서 다수의 모니터를 선별하여 원격제어하는 시스템 등에 적용할 경우 1개의 원격제어 송신기를 사용하여 다수의 원격제어 수신장치들을 제어하여 편리하고, 송신기 수량 및 조작용 스위치 수량을 감소시켜 조작상의 단순, 간소화가 가능하며 제어코드값이나 코드송신 형식에 제약받지 않고 범용송신기에서 발생하는 제어코드를 수신기 자신이 동작하는 제어기능에 일치시켜 사용하게 되므로 원격제어 시스템 운용에 편리할 수 있는 효과가 있다.

#### ㉞특허청구의 범위

1. 입력된 제어코드를 제어하고자 하는 동작기능에 해당되는 기억영역에 기억시켜 기억된 제어코드와 동일한 제어코드 입력시 해당기능이 수행되게 학습제어를 수행하는 CPU(2)와, 상기 학습 제어과정이 저장되는 ROM(3) 및 제어데이터 메모리로서의 RAM(4)과, 입력된 적외선 신호를 증폭 및 파형 보정하는 적외선 입력부(5)와, 파형보정된 신호에서 포락선을 검파하는 복조부(6)와, 복조된 포락선 신호에서 인터럽트를

특허공고 95-4420

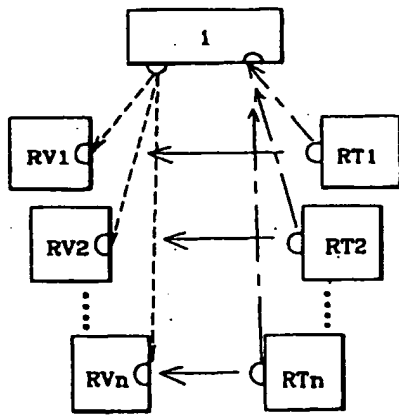
발생하여 비트정보를 해독하게 되는 인터럽트 발생부(7)와, 포락선 신호에 의하여 비트정보의 레벨하이 및 로우시간을 해독하는 타이머(8)와, 인터럽트에 의하여 정의된 비트정보의 캐리어수를 카운트하는 캐리어 카운터(9)와, 학습된 제어코드가 해당 동작기능에 대응되어 저장 및 해독되는 코드기억부(10)와, 학습과 코드 출력 등의 명령입력을 위한 스위치 입력부(11)와, 제어코드 일치시 해당기능을 수행시키는 제어동작부(12)와, 동작상태 표시를 위한 표시부(13) 및 표시구동부(14)와, 동작에 필요한 제반 클럭들을 공급하는 클럭발생부(15)로 구성된 제어코드 학습 원격제어 수신기.

2. 원격제어 송신기에서 발생하는 제어코드를 수신 및 해독하여 제어하고자 하는 수신기의 제어기능에 대응되는 학습코드 기억영역에 기록하는 코드 학습과정과, 제어동작시에 입력된 제어코드를 학습과정에서 기록된 제어코드와 비교하여 동일한 경우 그 코드에 해당되는 동작기능을 수행하는 제어과정으로 이루어진 제어코드 학습 원격제어 수신기의 학습 및 제어방법.

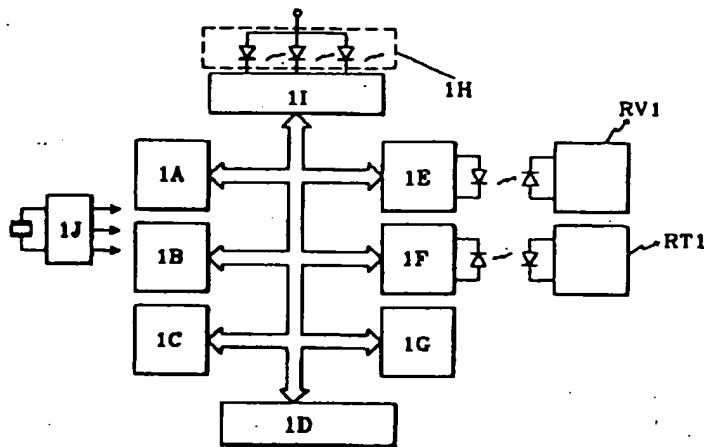
3. 제 2 항에 있어서, 코드 학습과정은 스위치 입력부(11) 해독결과 학습명령인 경우 학습코드 기억부(10)에 학습코드 기억영역을 설정하고, 입력된 비트정보를 해독하여 신규비트인 경우 등록후 그 비트의 등록 어드레스를 기록하며 기 입력된 비트인 경우에는 그 등록 어드레스만 기록하고, 기록된 비트의 어드레스로부터 반복 비트패턴을 인식할 수 있는 수이상 비트패턴이 입력되면 비트정보의 내용과 해당 어드레스들의 반복패턴 집합을 설정된 학습코드 기억영역에 기록한 후 학습모드를 해제하는 과정을 포함하는 제어코드 학습 원격제어 수신기의 학습 및 제어방법.

4. 제 2 항 또는 제 3 항에 있어서, 학습코드 기억영역은 수신기 자신의 선택코드 기억영역과 1개 이상의 다른 수신기 선택코드 기억영역을 할당하고, 코드 학습과정에서 수신기 자신의 선택코드 및 1개 이상의 다른 수신기 선택코드를 상기 기억영역에 기록하며, 제어과정에서 입력된 제어코드와 기록된 수신기 선택코드가 일치하면 수신동작을 실행하고 상이하면 실행을 중지하는 과정을 포함하는 제어코드 학습 원격제어 수신기의 학습 및 제어방법.

제 1 도

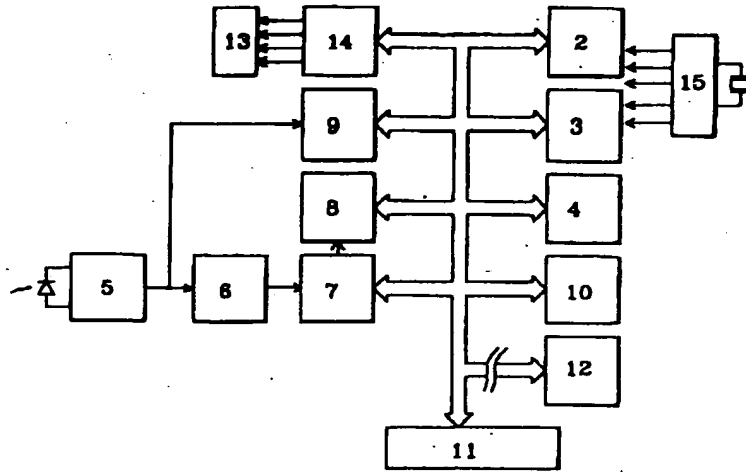


제 2 도

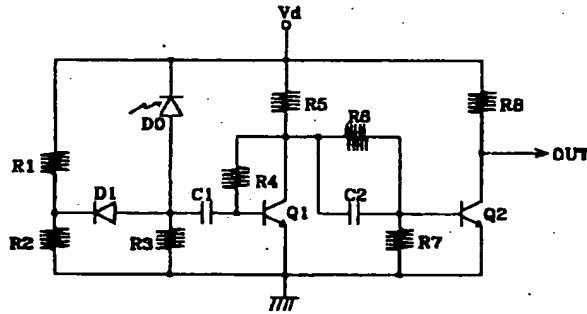


특허공고 95-4420

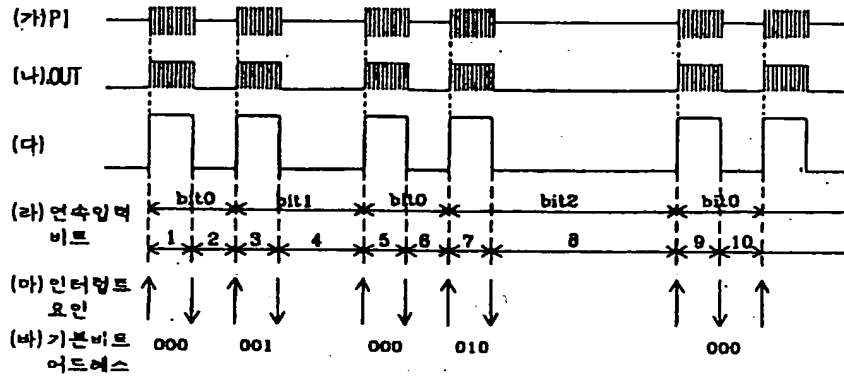
제 3 도



제 4 도



제 5 도

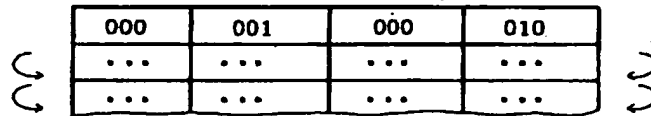


제 6 도

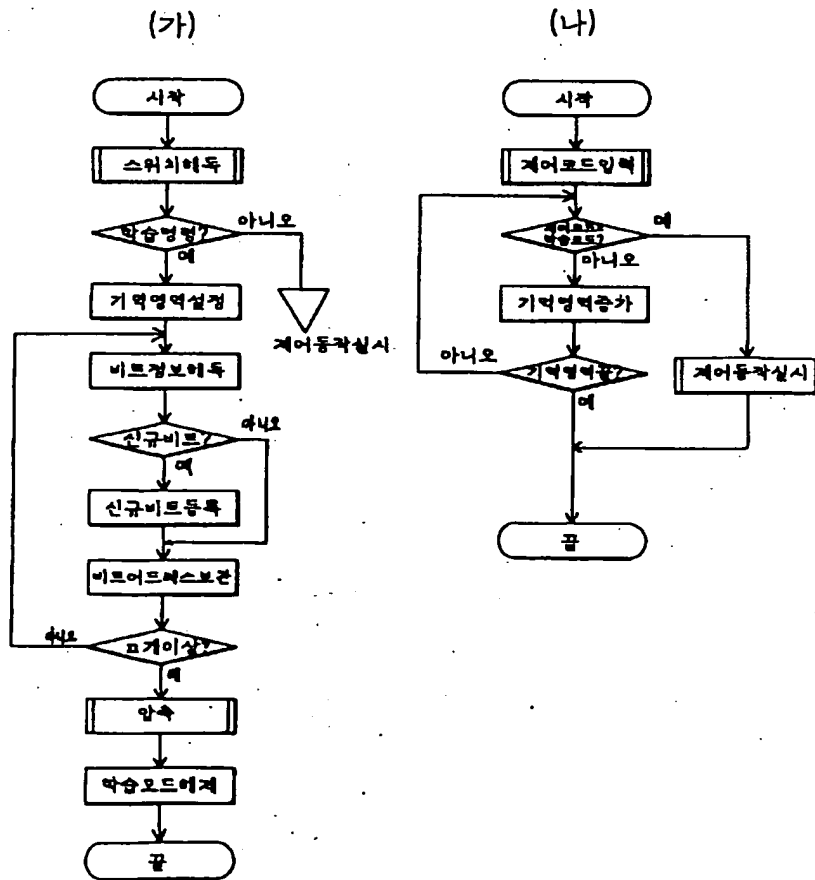
(가)

비트	어드레스	캐리어수	레벨하이시간	레벨로우시간
bit0	000	n	T1	T2
bit1	001	n	T3	T4
bit2	010	n	T7	T8
bit3	011	.	.	.
bit4	100	.	.	.
bit5	101	.	.	.
bit6	110	.	.	.
bit7	111	.	.	.

(나)



제 7 도





특허공고 95-4420

제 8 도

